

祥誠科技

PCB Layout 指導手冊

李邦能-Hank





大纲

- 基本布局指南
- 大功率布局
- 高压线路布局
- 高频布局
- 电容器的特性
- 结论



Energetic Technologies Corp.

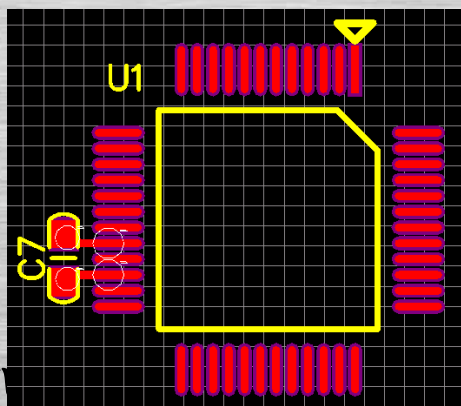
基本布局指南

- 单片机的电源
- PCB布线选项
- 去藕电容
- 功率路由与电源解耦
- 串扰/保护环
- 避开PCB 90°角的走线
- 分离电源轨和地
- 保持地的完整性
- 平面布局及走线基本原则



单片机的电源

- 为了保证单片机上模拟模块的最佳性能，电源应调整良好，使纹波最小化，通常在靠近MCU的电源输入位置会摆上0.1uF电容

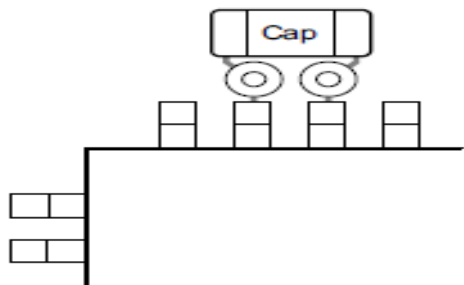


- 电噪声源，如继电器和其他功率开关电路都应该有单独的电源，特别是模数转换器（ADC）



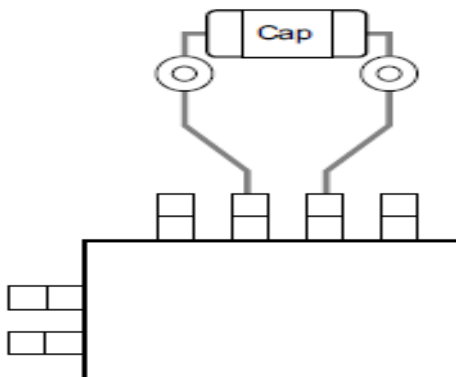
Energetic Technologies Corp.

PCB布线选项



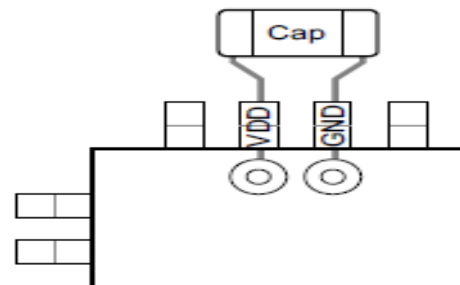
Best practice

Minimal inductance from between capacitor, pins and power planes.



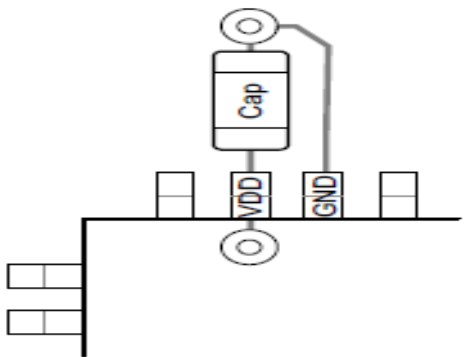
Not recommended

Distance from pins to vias increases inductance in power rails.



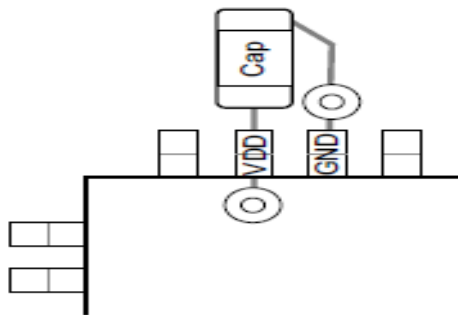
Acceptable

Inductance to VDD and GND planes is minimized.



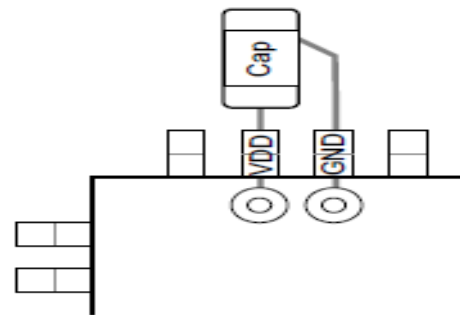
Not recommended

Via is located too far from GND pin, adding inductance to the path.



Acceptable

Via locations are as close to pins as possible. Traces to capacitor are as short as practical.



Acceptable

Although GND trace from the pin to capacitor is not optimal, the inductance from pins to power planes is low.

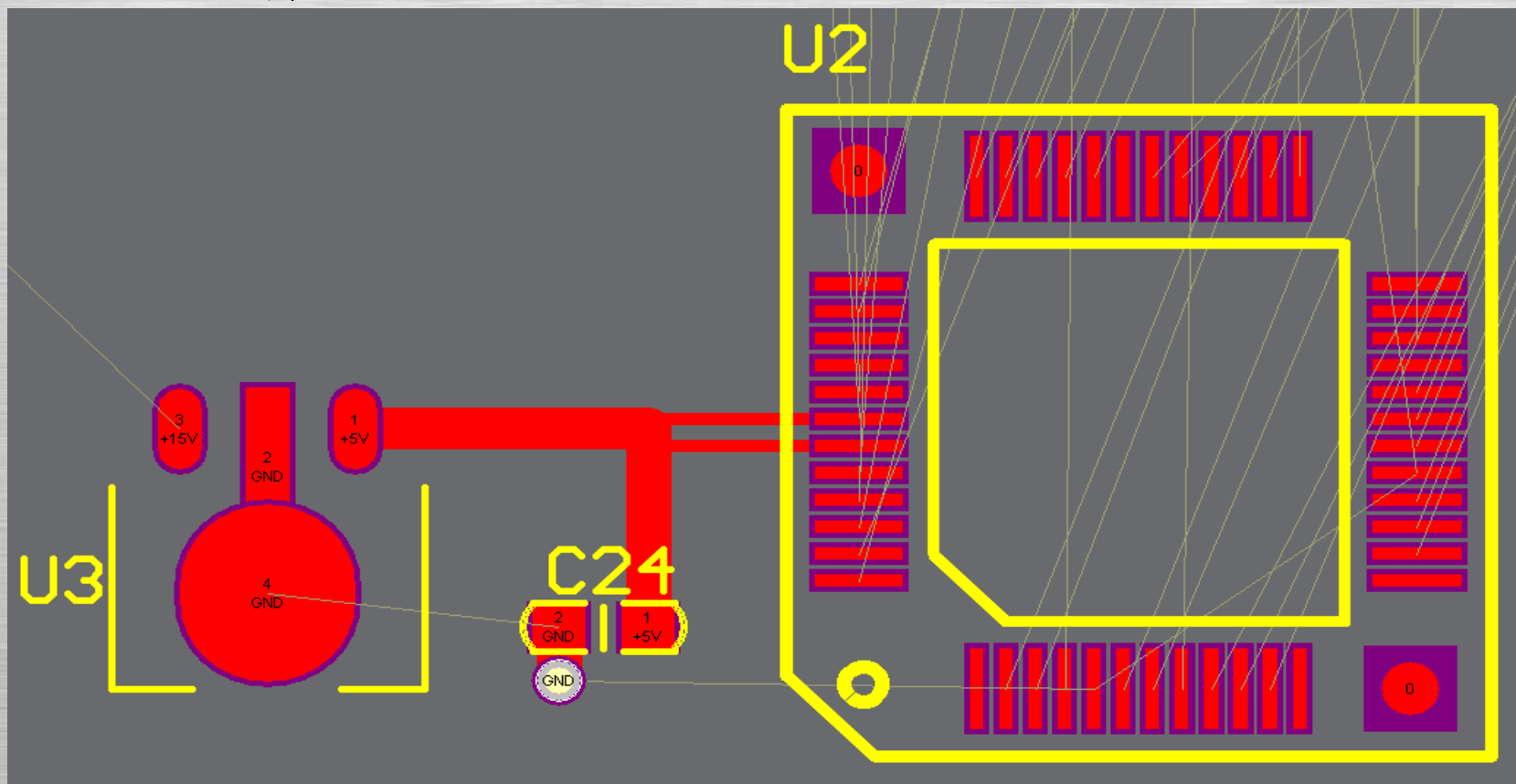
Figure 1. PCB Routing Options



Energic Technologies Corp.

去藕电容

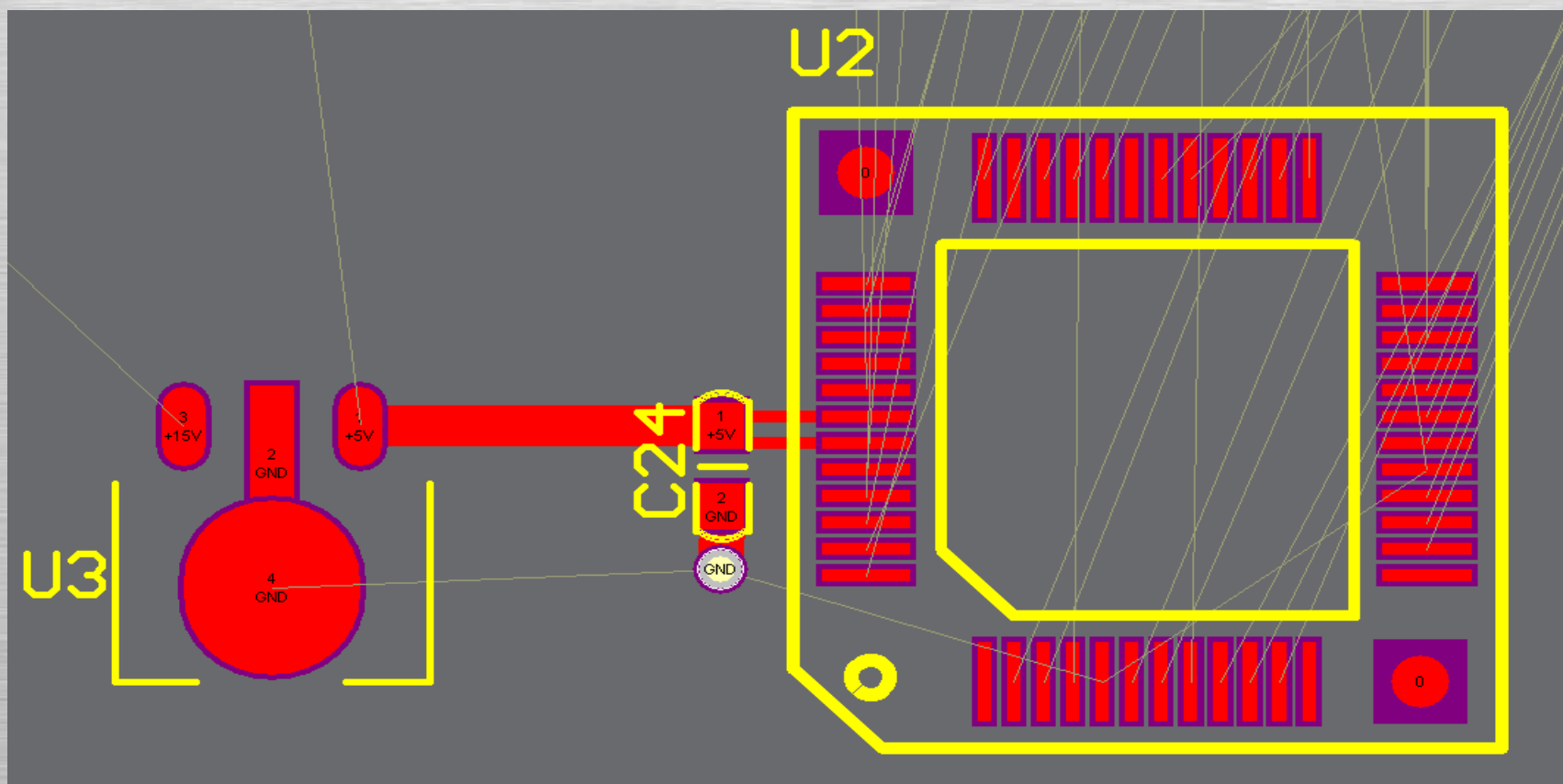
- 不推荐





去藕电容

- 最佳实践



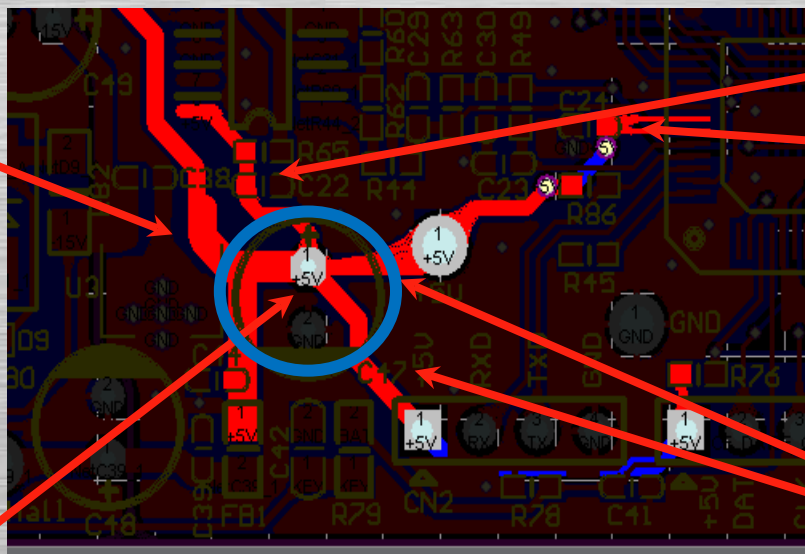


Energetic Technologies Corp.

功率路由与电源解耦

- 使用“星形”配置电源配置
- 一个大的去耦电容（數十 μF ）放置在星狀的“根”部
- 較小的去耦电容置於”星”的分支處
 - 每个星分支较小的电容器取决于集成电路的工作频率范围，有其特定的功能

主電源路徑



電源分支的解藕電容

星狀分支到個別的輸入 pin

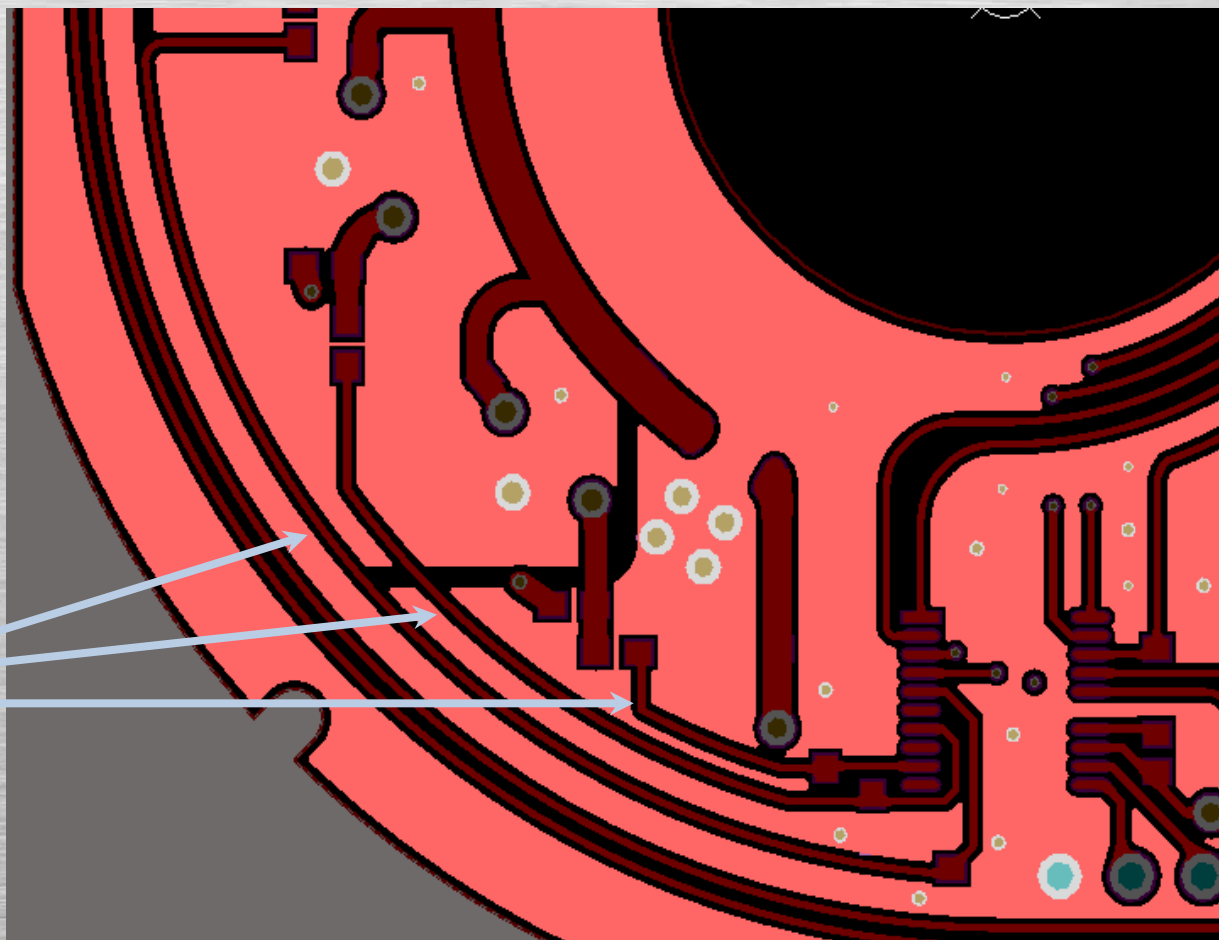
在星狀的根部擺上一顆大容值的解藕電容



 Energic Technologies Corp.

串扰

- 模拟信号的走线不与数字/开关电源线交叉或并行



Hall信号不与电压/电流
回授信号交错或并行



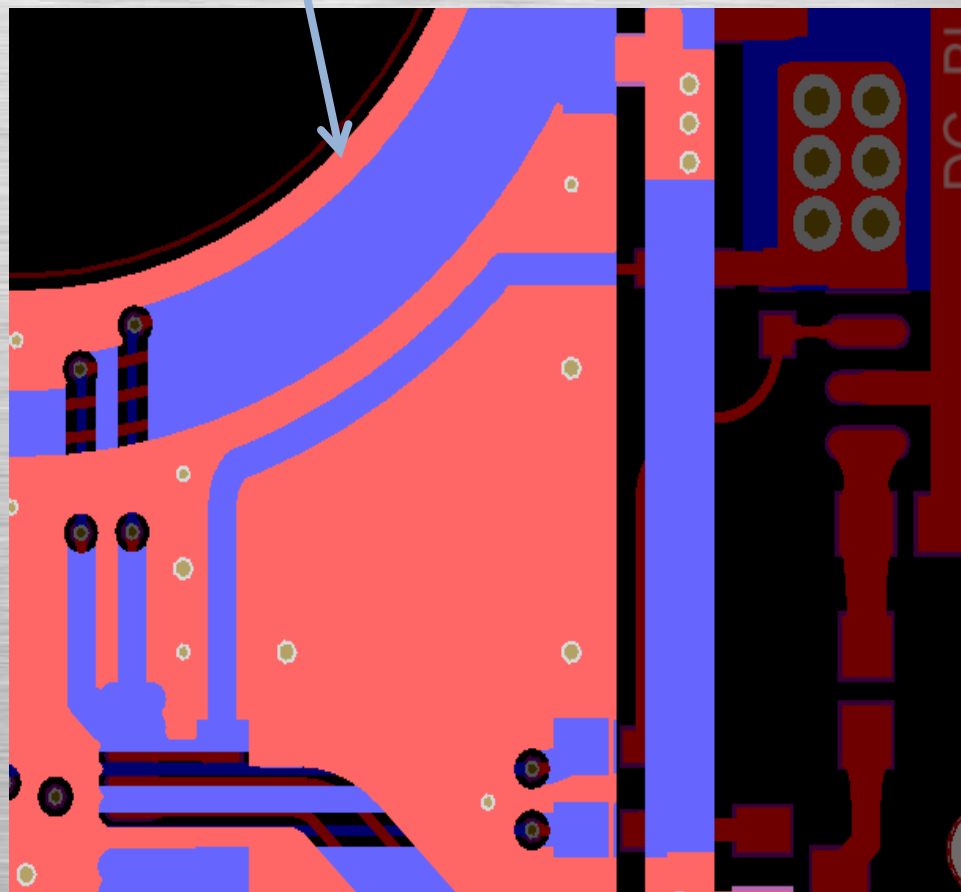
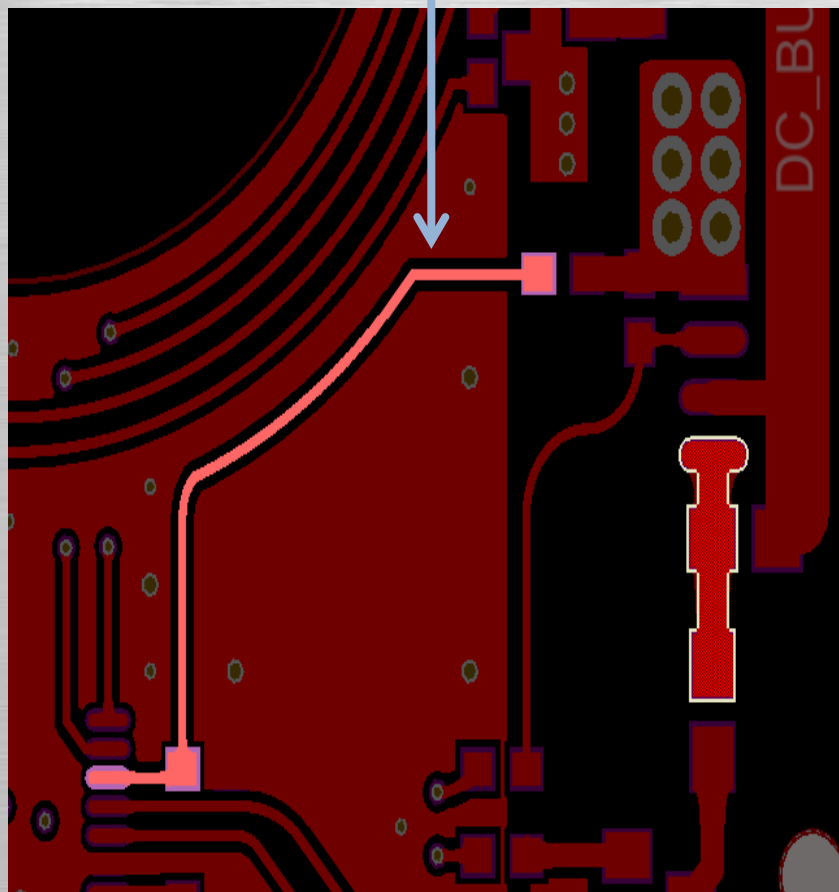
Energic Technologies Corp.

保护环

在電流回授信號的左右兩側及背面用GND隔離起來

I_SUM / I_U / I_V

反白為GND





Energetic Technologies Corp.

避开PCB 小於90°角的走线

- 在蚀刻角度的过程中锐角会导致过蚀刻，这会使得有效宽度变小进而造成良率问题
- 45°或圆弧走线通常会降低走线长度。这种做法可以节省电路板面积，减少电流环，并改善EMC的辐射和抗干扰能力。

X



✓



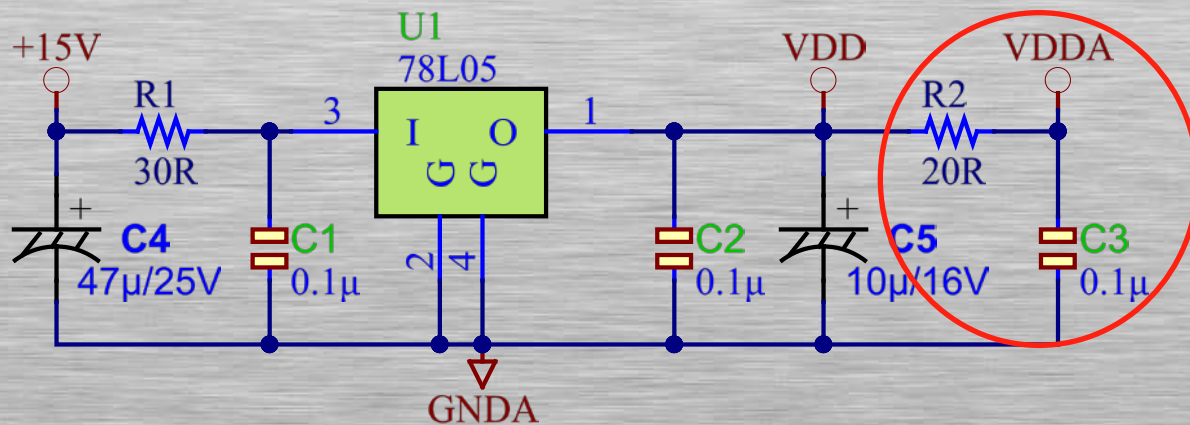
✓





分離电源軌

- 从VDD插入滤波器分离出VDDA可提高模拟性能
 - 滤波器选项包括滤波电容器与低值电阻器或电感器/铁氧体磁珠一起形成低通滤波器
- 如果VDD和VDDA引脚分开，设计者必须确保电源同时应用于整个电路





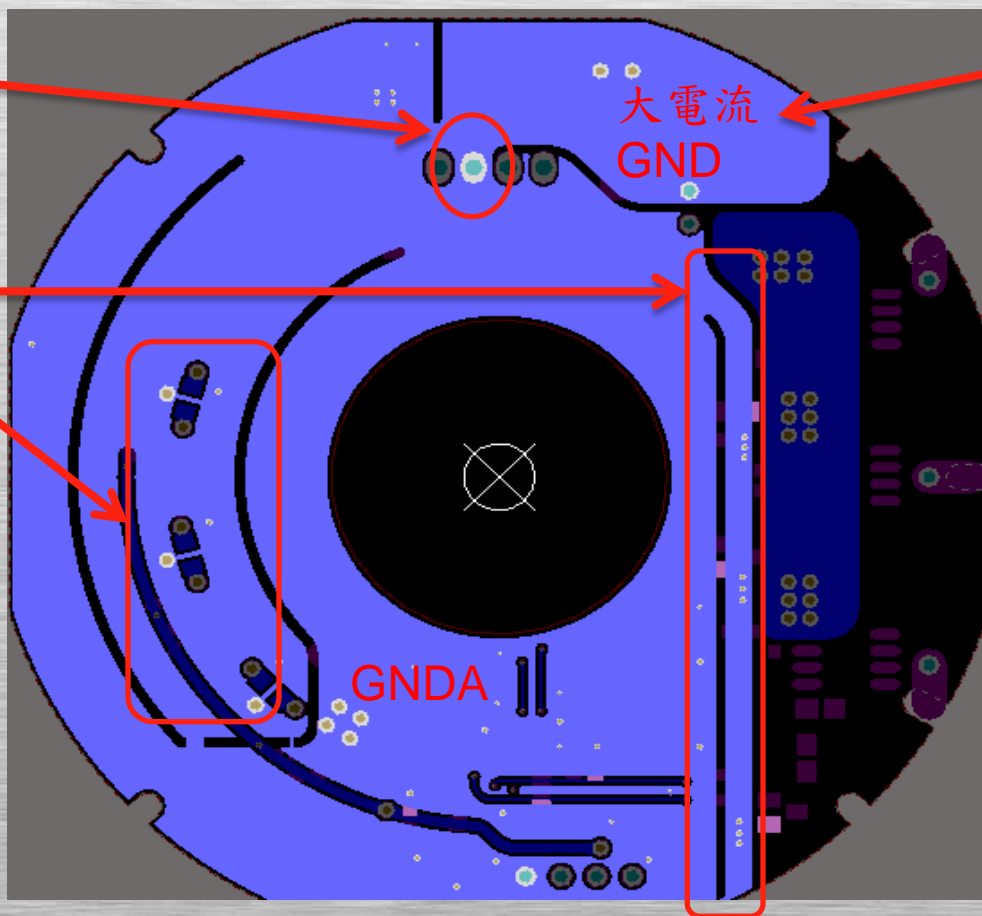
Energic Technologies Corp.

分離地

- GND和GNDA引脚应该连接在一起，最好是一个坚实的地面或灌铜

電源端的GND

分离数字
信号地



Current sensing feedback区块为马达大电力分支电流量测用，此方块的GND单点接回电源端的GND

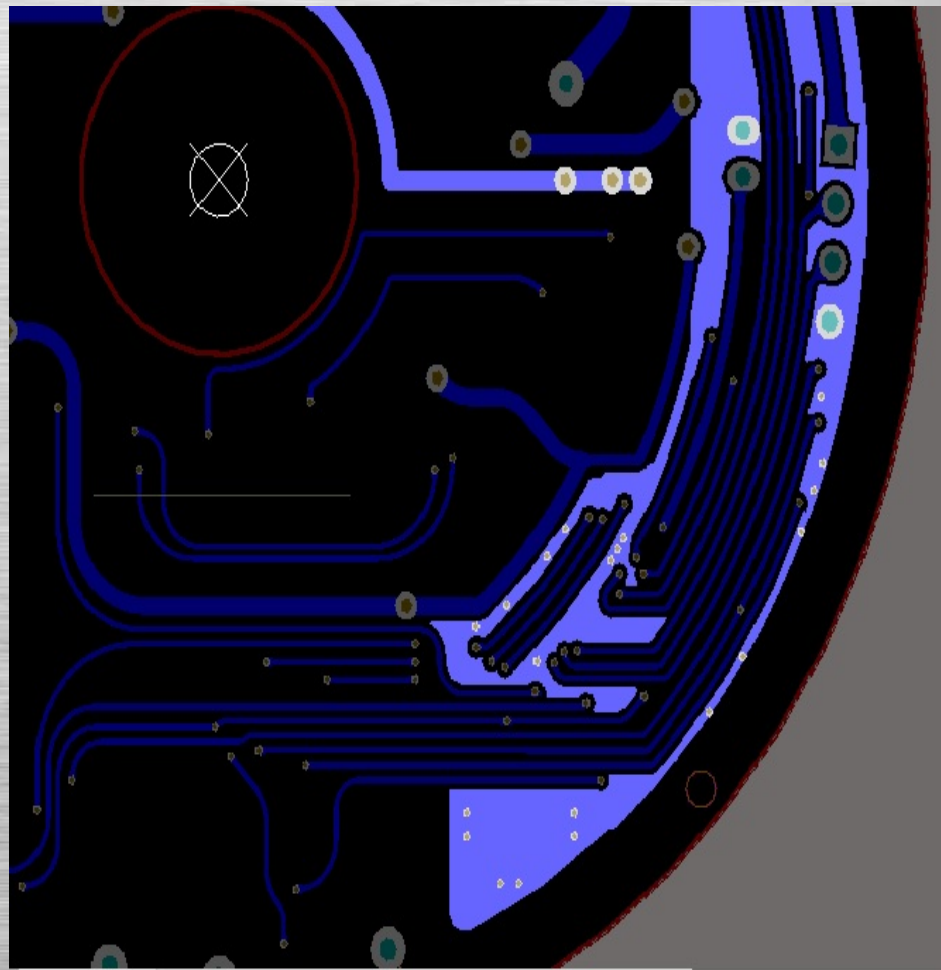
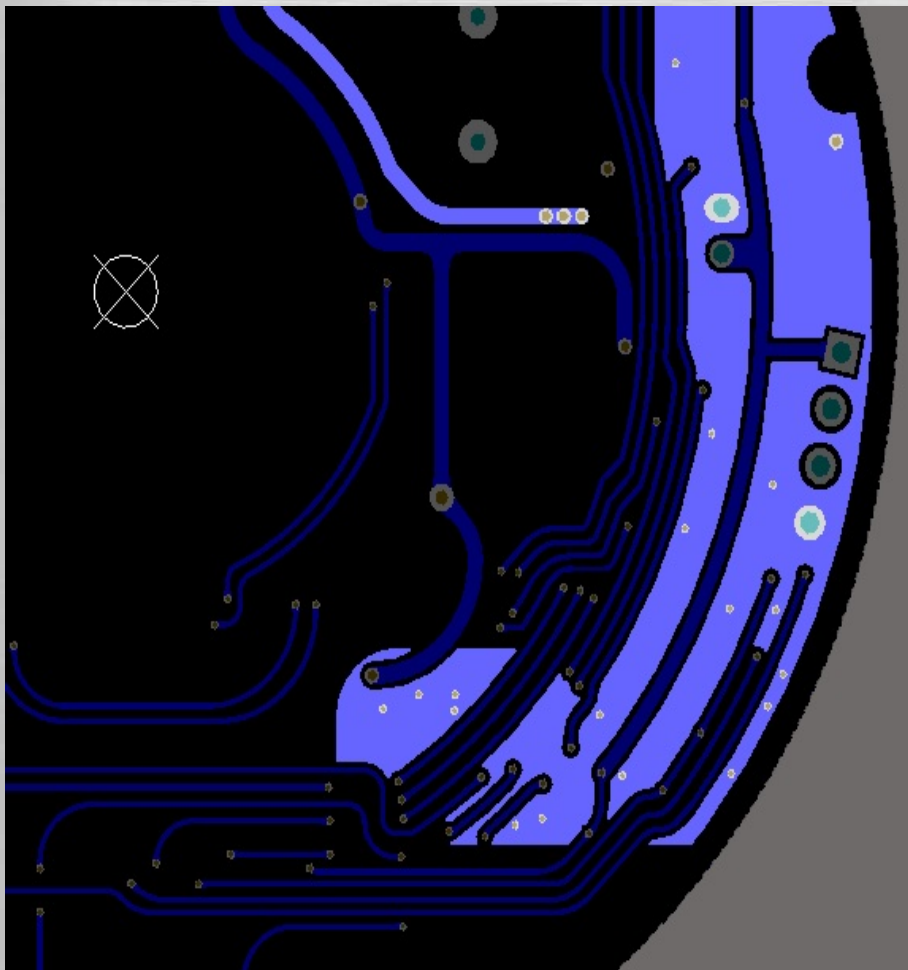


Energiq Technologies Corp.

保持地的完整



較小的地



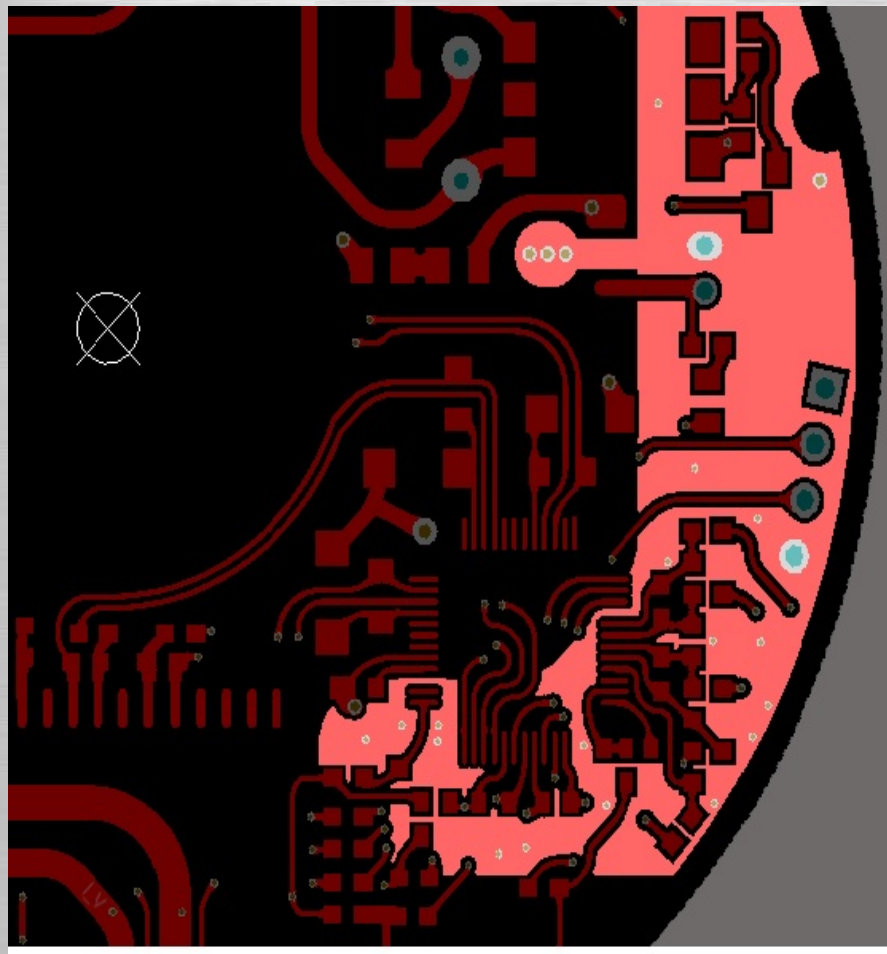


Energetic Technologies Corp.

保持地的完整



破碎的地

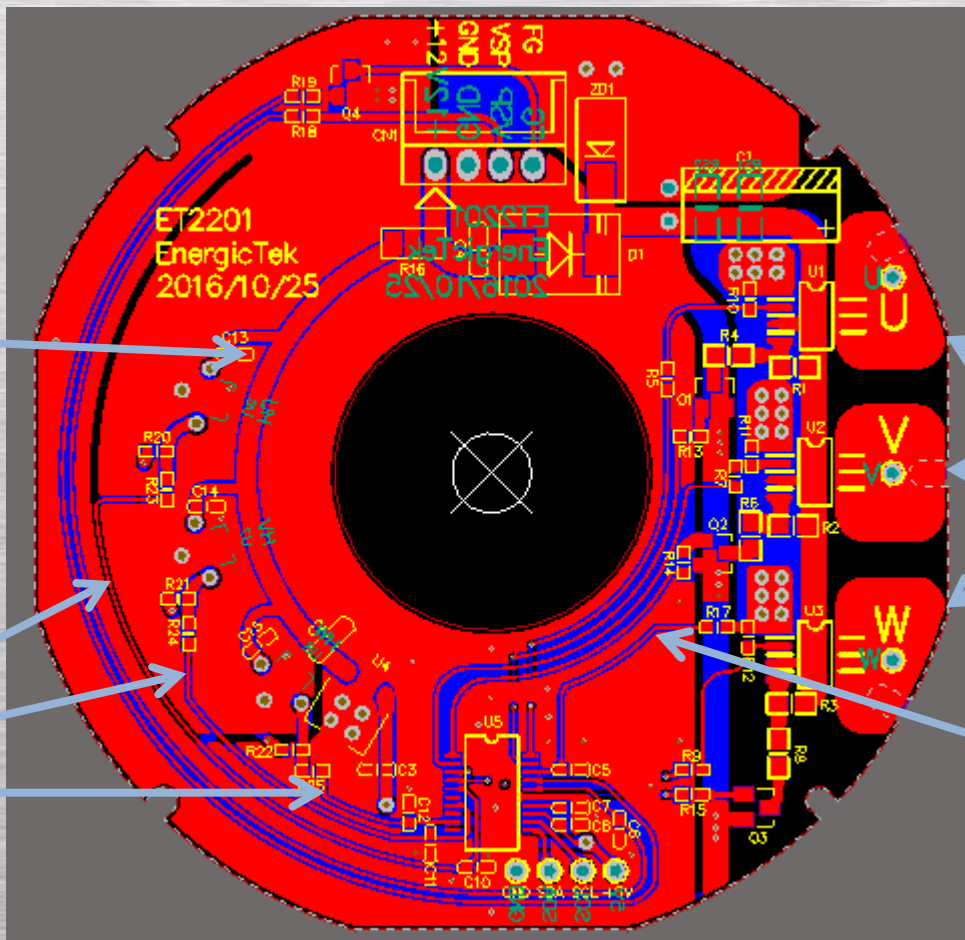




基本布局

避开PCB小於
90°角的走线

Hall信号不与电
压/电流回授信
号交错或并行



相電壓(U/V/W)的
走線不可與其他
線路交錯

在電流回授信號
(I_SUM/I_U/I_V)
的左右兩側及背面用
GND隔離起來



平面布局及走线基本原则

- 平面布局原则：以电流回路面积最小化及独立性为基本原则。
- 方向原则：从焊接面看，组件的排列次序尽可能保持与电路图相一致。
- 参数清晰原则：清楚了解电路各部分参数——包括各环路电流、电压、频率等
- 间距原则：以大间距为基本原则。
- 走线原则：以近、短、简为基本。信号线应少转弯少用外接跨线，改变方向时应走斜线并取半径大者，不可产生锐角。避免走线交叉。
- 大电流线路原则：公共地线、功率电源引线、功率电路等大电流走线应尽可能宽大，以降低路径电阻及其电压降，减小寄生耦合而产生的自激。
- 差分信号原则：差分信号走线应遵循基本原则“等长、等距”和“尽量靠近”原则。
- 接地原则：以阻抗最小化及回路独立为基本原则。控制部分的地系统与功率变换部分地系统保持单点接地。
- 滤波器布置：滤波器的前后走线不得重迭或交叉，以避免干扰源跨越滤波器干扰到滤波后的线路。
- 功率开关器件布置：开关及整流器件须靠近电感器或变压器件放置，连接导线须短而粗。



Energic Technologies Corp.

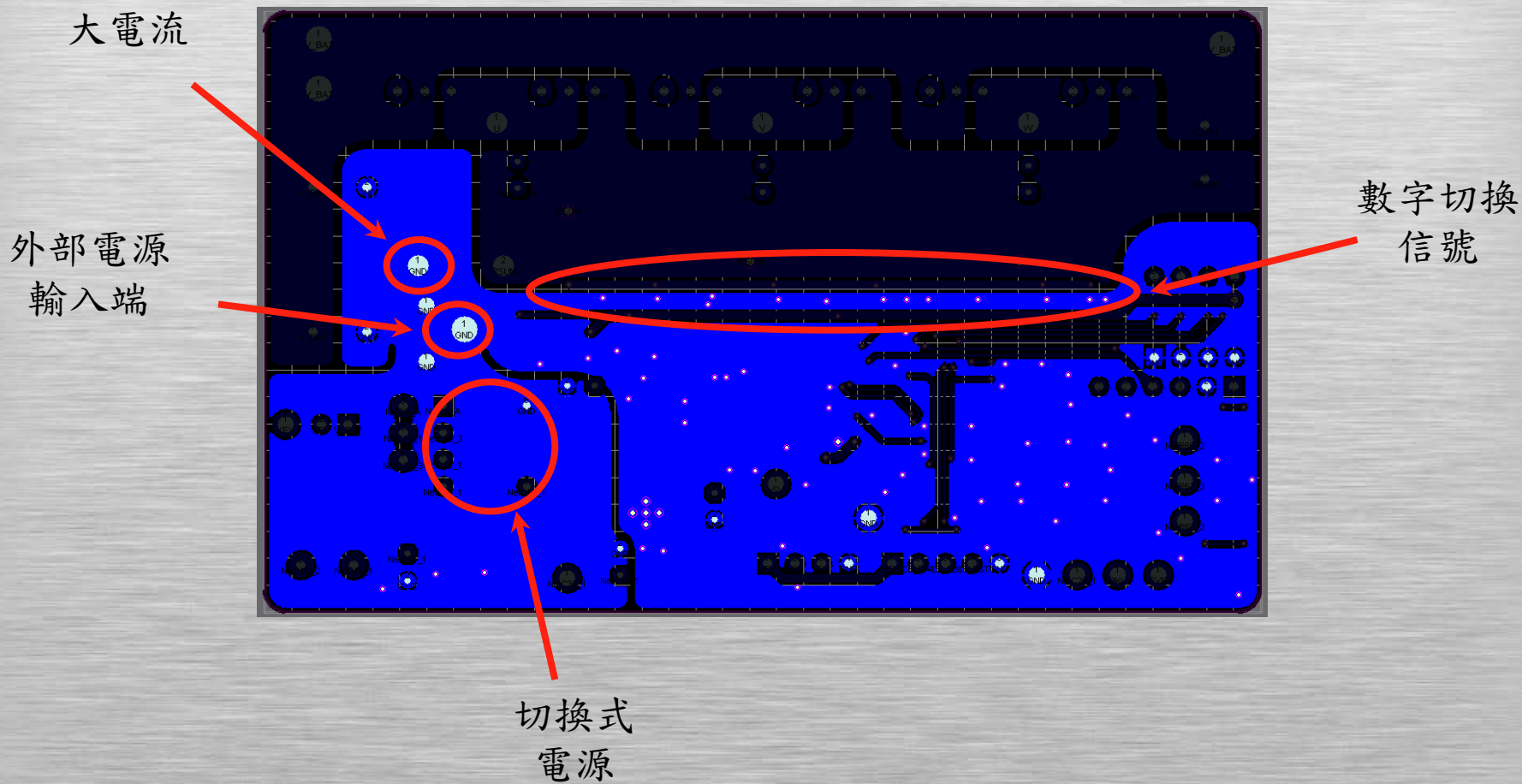
大功率布局

- 分離（模拟/数字/大功率/开关电源）的地
- 露铜
- 运算放大器应接近分流电阻
- 热流设计考虑



分離 (模拟/数字/大功率/开关电源)的地

Energetic Technologies Corp.

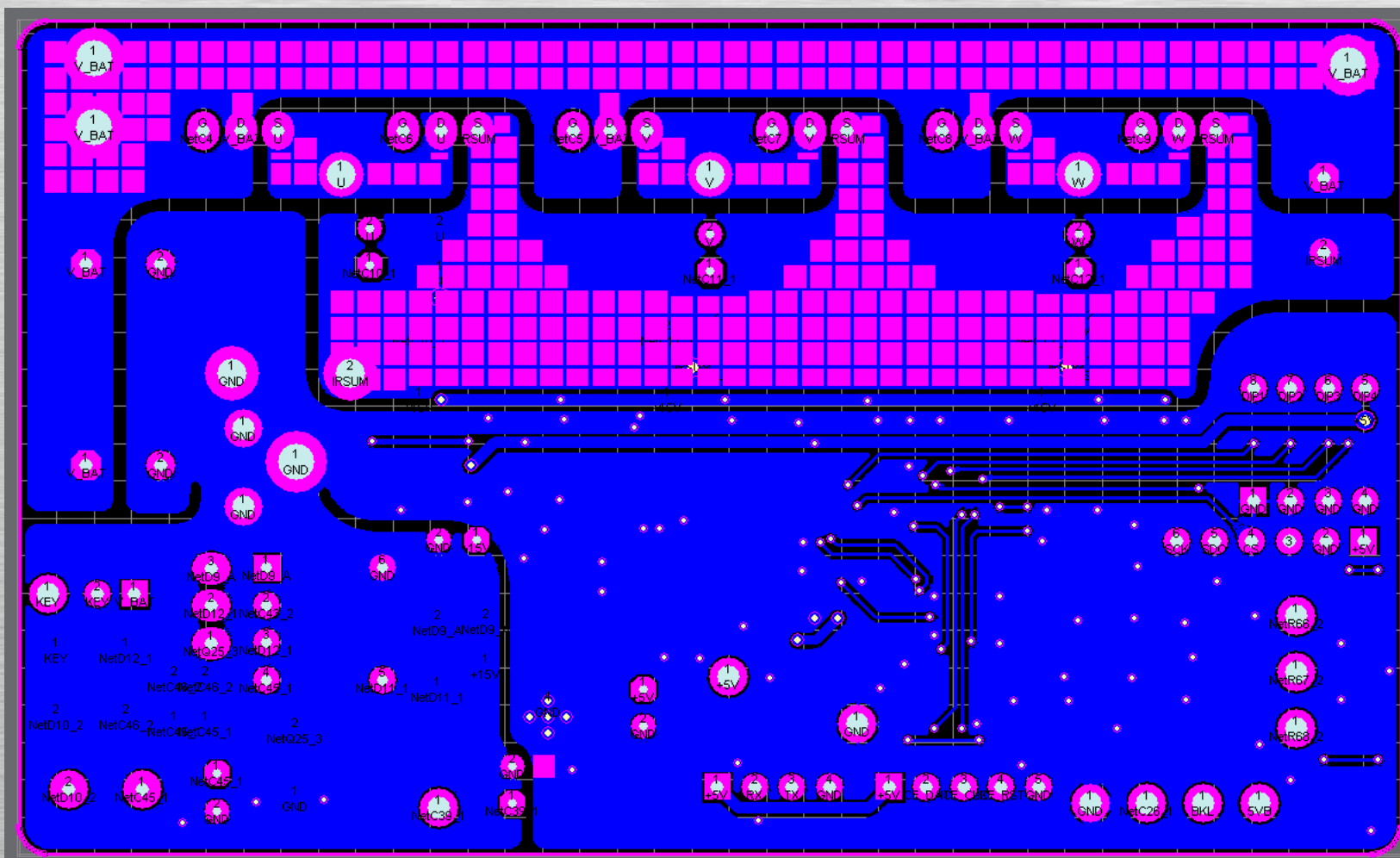




Energetic Technologies Corp.

露銅

- 露銅可再加焊銅線，增加PCB電流承受能力





热流设计考虑

- 热性能参数与风流位置基本关系：耐热性及热性能差的组件置于冷却气流的上游；耐热性及热性能好的组件放在冷却气流下游；耐热性及热性能相当者，发热大或散热性差的组件设计在冷却气流的上游，反之置于下游处。
- 热源均衡原则：均衡布局，适当分散排列高发热组件以改善PCB 半成品的散热性。
- 温度独立原则：需要保持温度独立性如热敏电阻等组件须与无关的发热或散热器件保持适当距离，并与其所传感器件保持良好接触及最小温差。
- 热敏感器件布置原则：电解电容及因温度会引起关键参数较大变化（包括寿命参数）的组件，须远离大发热源并注意其有效散热性。



Energetic Technologies Corp.

高压线路布局

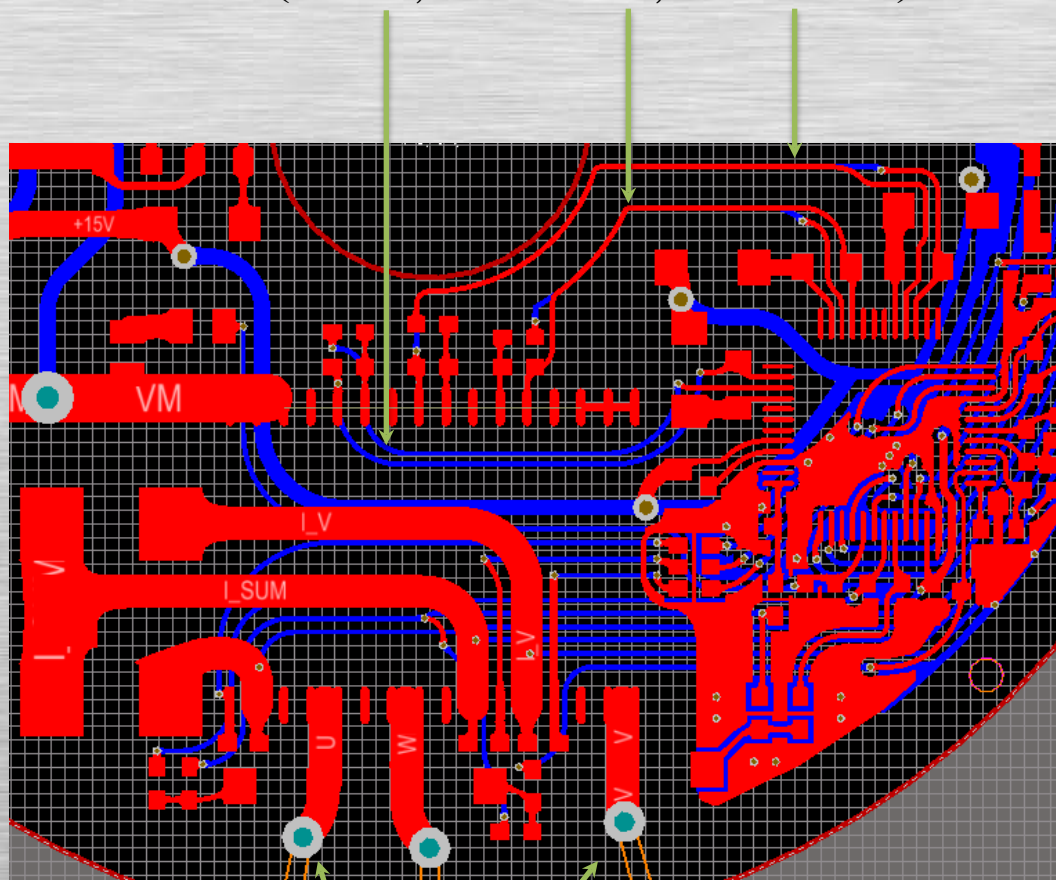
- 上下通道短路电流
 - 米勒效应
 - 选择低Cdg
 - 信号耦合
 - 避免相电压耦合至闸极端
 - 各相的高/低壓PWM驅動信號(UH/UL/VH/VL/WH/WL), 閘極驅動輸出(HOU/LOU/HOV/LOV/HOW/LOW), 相電壓(UO/VO/WO) / 開關電源/霍爾信號這些雜訊產生源的走線不可與其他線路交錯尤其是相電流回授信號須保持一定的安全間距且不可交錯，通常1.5mm以上



Energetic Technologies Corp.

高压布局

高压线路与其他线路保持安全间距且不交错
(HOU/U, HOV/V, HOW/W)



U, W, V



Energic Technologies Corp.

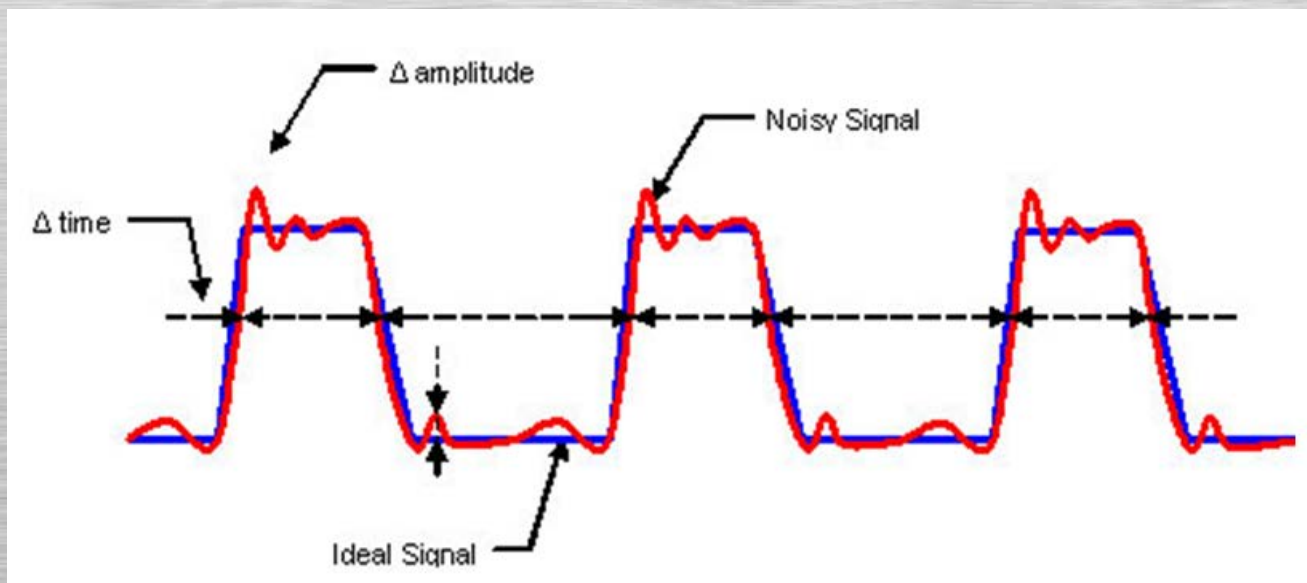
高频布局

- 信号完整性
- 高速电路
- 传输线
 - 微带
 - 带状线
 - 共面波导（接地）
 - 灌孔栅栏
- 阻抗



信号完整性

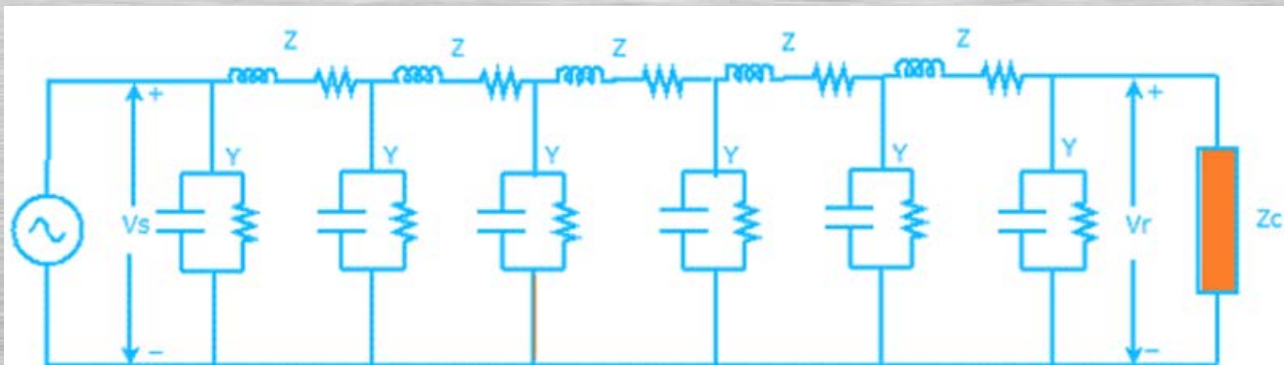
- 信号完整性是衡量信号质量的一个指标。
- 信号的质量取决于波形的形状。





高频电路

- 在高频時
 - 元件和互连不再理想化
 - 元件寄生，互连的表现为传输线



Long Transmission Line model



传输线

- 特性基于走线几何。
 - 带状线和微带线
 - 介质高度和介电常数
 - 走线宽度
 - 走线的厚度
 - 走线分离
 - 差分信号
- 几何应定义在层叠编辑器
 - 适当的信号完整性分析是关键



Energetic Technologies Corp.

微带

- 这种传输线包括固定宽度的金属布线（导体），以及一个直接位于下面（相邻层）的完整的接地平面。例如，第1层（顶部金属）上的微带要求在第2层上有坚固的接地平面（图1）。路由的宽度、介电层的厚度，和介质类型确定的特性阻抗（通常为 $50\ \Omega$ 或 $75\ \Omega$ ）

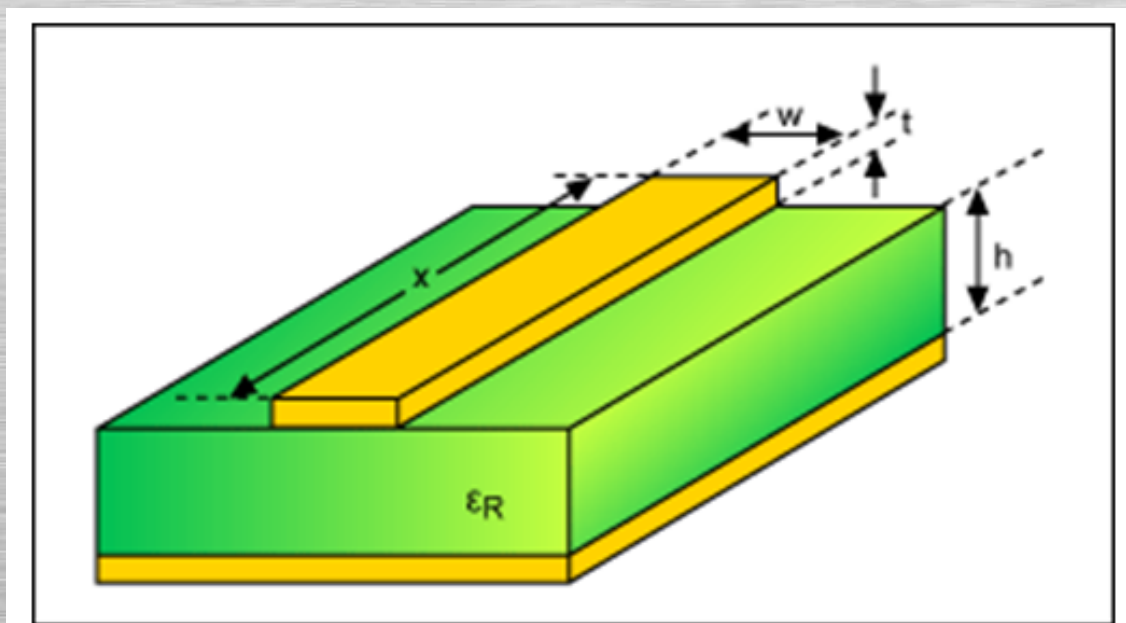


Figure 1. Microstrip example (isometric view).



Energetic Technologies Corp.

悬置带线

- 这条线包括一个固定的宽度在内层的路由，在中心导体的上方和下方有坚固的接地平面。导体可以位于接地平面的中间（图2），也可以是偏移量（图3）。这是在内层进行RF路由的合适方法

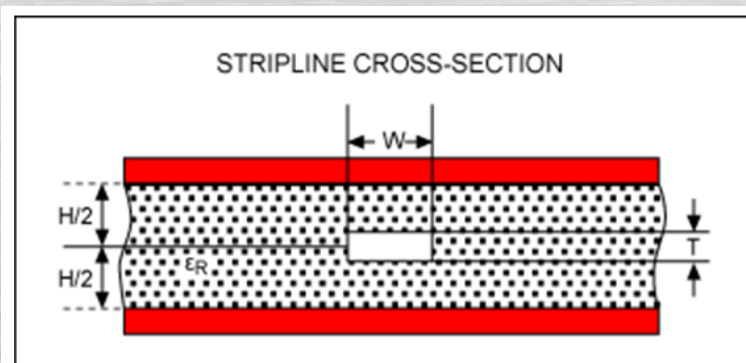


Figure 2. Suspended stripline (end view).

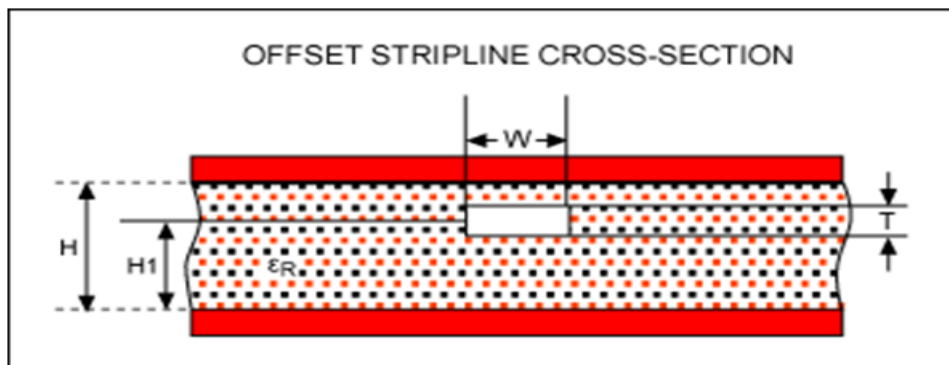


Figure 3. Offset suspended stripline. A variant of the stripline, for PCBs with unequal layer thicknesses (end view).



Energic Technologies Corp.

共面波导(接地的)

- 共面波导提供了更好的隔离介於附近的射频线，以及其他信号线（端视图）。这种介质由一个中心导体组成，其两侧和下方都有接地平面（图4）。

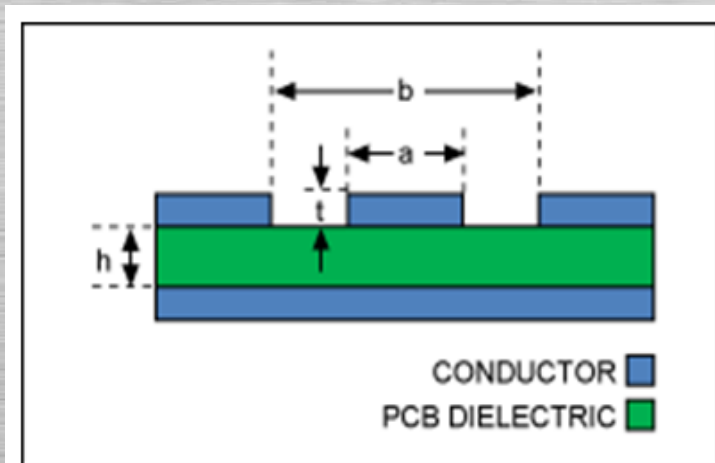


Figure 4. A coplanar waveguide provides for better isolation between nearby RF lines and other signal lines.



Energic Technologies Corp.

灌孔栅栏

- 建议灌孔“栅栏”在共面波导的两侧，如图5所示。这顶视图提供了一个例子，一排接地孔在每一个顶部金属接地平面两边的中心导体。返回的电流在顶层被短路到底层接地层。

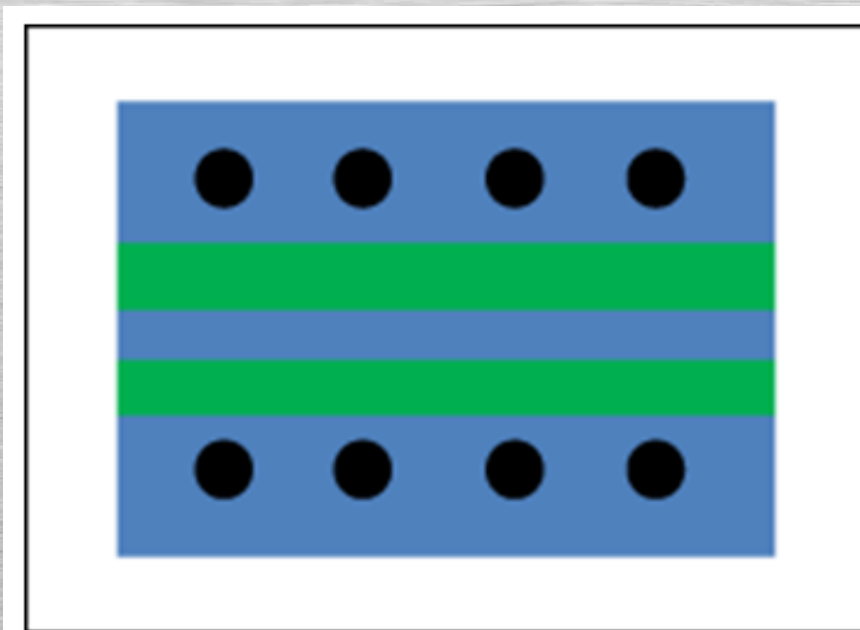


Figure 5. Via fences are recommended on both sides of a coplanar waveguide.



Energetic Technologies Corp.

特性阻抗

- 有几种计算器可适当设置信号导体线宽以达到目标阻抗。但是，当进入板层的介电常数时，应谨慎使用。典型的外层夹层通常比板芯的玻璃含量少，因此介电常数较低。例如，FR4核心通常给定的 $\epsilon R = 4.2$ ，而外层夹层（塑料）层通常是 $\epsilon R = 3.8$ 。下面给出的例子仅供参考，金属厚度为1盎司铜（1.4mils，0.036mm）

Table 1. Examples of Characteristic Impedance

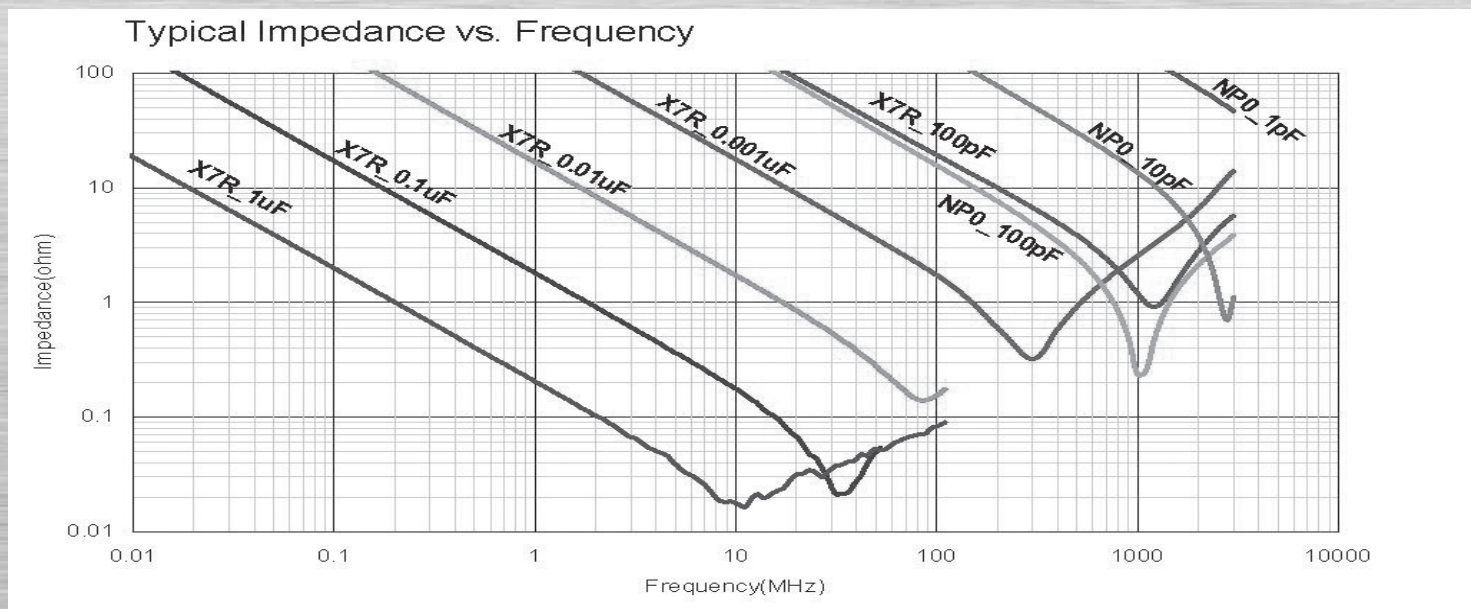
Media	Dielectric	Layer Thickness in mils (mm)	Center Conductor in mils (mm)	Gap	Characteristic Impedance
Microstrip	Prepreg (3.8)	6 (0.152)	11.5 (0.292)	N/A	50.3
		10 (0.254)	20 (0.508)		50.0
Diff. Pair	Prepreg (3.8)	6 (0.152)	25 (0.635)	6 (0.152)	50.6
Stripline	FR4 (4.5)	12 (0.305)	3.7 (0.094)	N/A	50.0
Offset Stripline	Prepreg (3.9)	6 (0.152) upper, 10 (0.254) lower	4.8 (0.122)	N/A	50.1
Coplanar WG	Prepreg (3.8)	6 (0.152)	14 (0.35)	20 (0.50)	49.7



Energetic Technologies Corp.

电容器的频率特性

- 去耦电容通常值为 $0.01\ \mu\text{F}$ 或 $0.1\ \mu\text{F}$ ，在微控制器附近应该有一个大容量电容器

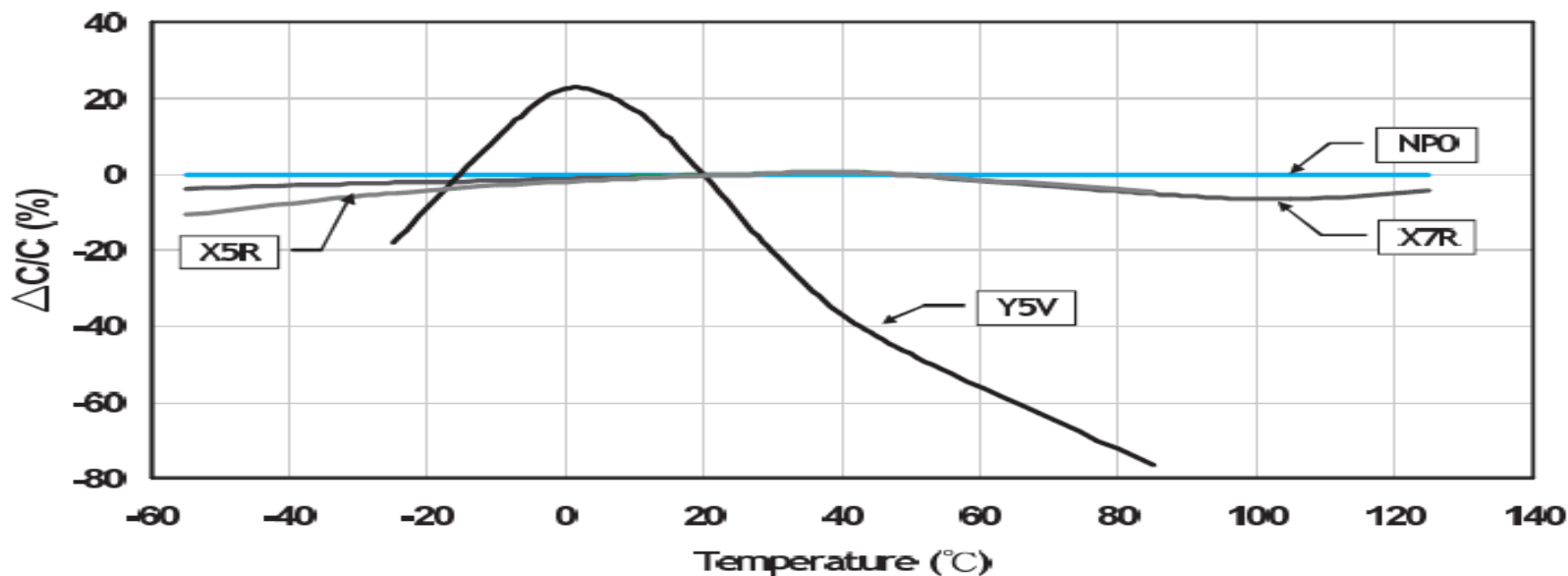




Energetic Technologies Corp.

电容器的电容变化

- 去耦电容应为10 V至25 V，X5R或X7R陶瓷芯片类型。Y5V介质的电容器由於寬的誤差並不推荐

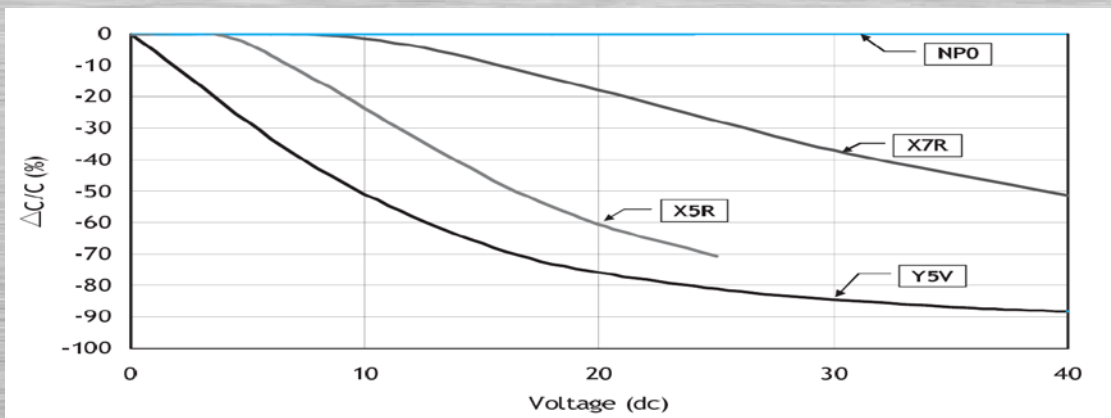




Energetic Technologies Corp.

电容器的直流偏压特性

- 大多数陶瓷电容器的电容随电压的升高而减小。避免使用电容器在接近额定电压，除非降低电容是可以接受的。X7R电容器在额定电压下可能会失去15%~20%的电容量而Y5V电容器可能下降75%~80%。





结论

- 对于要完成一个好的布局，我们需要做到以下几点：
 - 了解电路的工作原理及组件的特性
 - 了解电路才能适当的摆放组件，走线才能走得顺畅
 - PCB制造能力
 - 耐心的依据设计规则走线